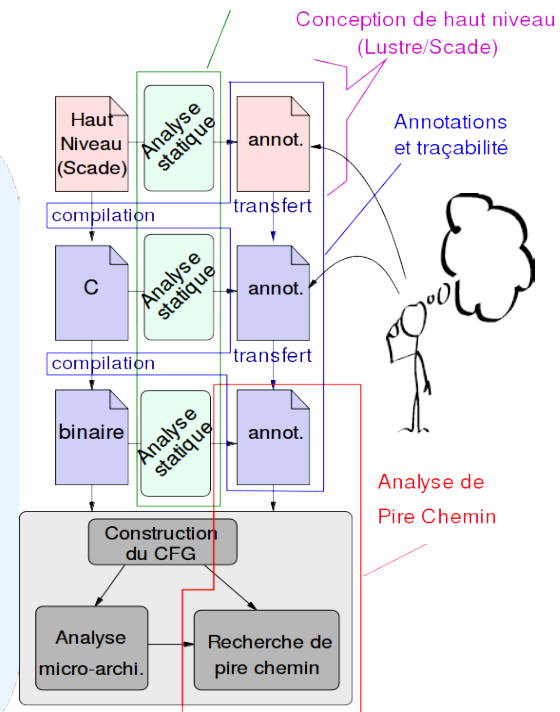


■ TYPE DE PROJET: **INS**
 ■ TYPE DE RECHERCHE: **industrielle**
 ■ COUT COMPLET: **2.046 K€**
 ■ AIDE DE L'ANR: **578 K€**
 ■ DATE DE DEMARRAGE: **1/10/2012**
 ■ DUREE: **50 mois**
 ■ SITE WEB: **wsept.inria.fr**

■ Coordinateur du projet: **VERIMAG**
 ■ Partenaire 1: **VERIMAG - UGA**
 ■ Partenaire 2: **IRIT - UPS**
 ■ Partenaire 3: **INRIA - Rennes**
 ■ Partenaire 4: **Continental**
Automotive France SAS

Objectifs du projet:

- Domaine : systèmes embarqués, Temps Réel, Critiques
- Estimation statique de Pire Temps d'Exécution (WCET)
- Sur-approximations :
 - Complexité du matériel (cache, pipeline, etc.)
 - **Sémantique du logiciel (chemins d'exécution infaisables)**
- **Model Based Design** : hiérarchie de langages + compilateurs
- Découvrir les **propriétés qui coupent des chemins ...**
- ... avec/sans l'aide d'annotations utilisateur (**analyse statique**)
- **Traçabilité** : transmission automatique des propriété entre niveaux
- Adaptation des **analyses de Pire Chemin** existantes ...
- ... et exploration de solutions alternatives
- **Études de cas** représentatives/industrielles



W-SEPT WCET: Sémantique, précision, traçabilité

